

超高速スイッチング素子を用いた 2MHz インバータの損失分離

◎竹重隆正 野口季彦
(長岡技術科学大学)

1.はじめに

SiC スイッチング素子の実用化により電力変換器の高周波化が進むと考えられる。著者らは $dv/dt=10^5$ (V/ μ s) 級のスイッチング特性を有する高周波電力用の MOSFET を用いて 2MHz ハーフブリッジインバータを試作し、その駆動方式や実装方法について検討した^[1]。本稿ではこの 2MHz インバータの損失分離を行ったので報告する。

2. 主回路構成およびドライブ法

図 1 に試作したインバータの主回路を示す。主回路と制御回路間は、光ファイバを用いて EMI ノイズの影響を抑制しつつ、寄生インダクタンス・寄生キャパシタンスを軽減して高速にゲート信号を伝送している。

3. 超高周波インバータにおける損失分離

高周波回路において、スイッチング損や導通損を厳密に求めることは困難である。間接的測定法として発熱によるものや波形によるものが挙げられるが、本稿では後者を採用した。

実験では DC バス電圧 200 (V)、動作周波数 2 (MHz) 時において、システムの効率、FET のスイッチング損・導通損を求めた。波形測定に用いた電圧プローブは 500 (MHz) 帯域、電流プローブは 50 (MHz) 帯域のものである。プローブ間のスキュー(遅延差)は無誘導抵抗に印加された電圧と電流波形を同相にすることにより補正し、その上でデータ処理により損失計算を行った。また、(1)、(2)を用いて理論値との比較も行った。

(1)中の $t_{on(off)}$ の値については FET のスイッチング特性の電流依存性を実測し、その値を用いた^[2]。図 2 にその特性を示す。

$$\text{スイッチング損} : W_s = \frac{1}{6} \times V \times I \times t_{on(off)} \times f \quad (1)$$

$$\text{導通損} : W_{Ron} = \left(\frac{100}{R} \right)^2 \times R_{on} \quad (2)$$

4. 実験結果

図 3(a), (b)に軽、重負荷時のドレイン-ソース間電圧とドレン電流を示す。軽負荷時にはスイッチング速度が高いため、瞬時に電圧・電流が高くなり、激しいリングングが生じる。一方、重負荷時にはほぼ理想的な方形波波形となっている。このため、図 4 に示すように、理論値との比較では軽負荷ほど誤差が大きくなるが、重負荷では良好な一致が見られる。

5.まとめ

本稿では超高周波インバータのスイッチング波形より各損失を求め、損失分離を行った。重負荷時はほぼ理論どおりの値を示したが、軽負荷時ほど高 dv/dt であるため FET の出力容量を通じて短絡電流が流れ、結果としてスイッチング損失、スナバ損失が大きくなつた。今後はこれらを改善する。

参考文献

- [1] 竹重、高橋:「 $dv/dt=10^5$ V/ μ s 級の高周波電力用スイッチング素子のドライブ法」、H.15 年電学全大、4-014、2003
- [2] 竹重、野口:「超高速 MOSFET のターンオン・ターンオフ特性」、H.15 年電学産応、Y-24、2003

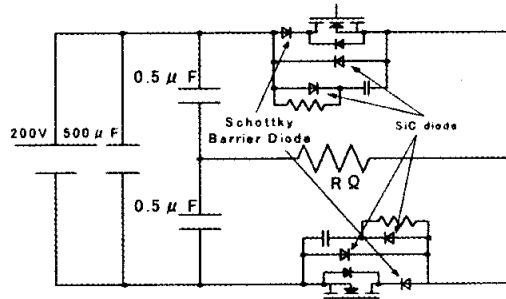


図 1 主回路

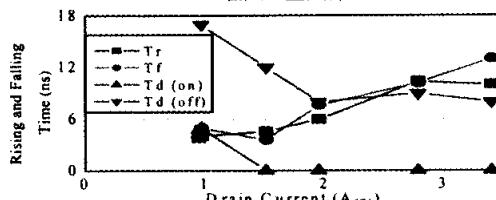


図 2 電流特性

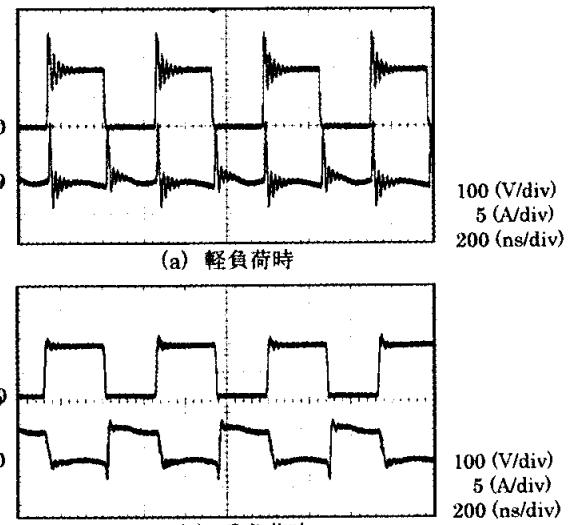


図 3 超高速 FET のスイッチング波形

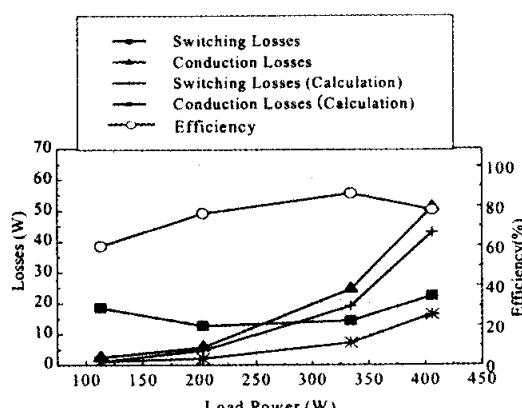


図 4 損失特性