

スイッチングアシスト回路を用いた 三相 PWM レクティブファイヤの効率改善

鋤柄 智久* 野口 季彦 (静岡大学)

Efficiency Improvement of Three-Phase PWM Rectifier Using Switching Assist Circuit

Tomohisa Sukiagra*, Toshihiko Noguchi (Shizuoka University)

1. はじめに

今後、パワーエレクトロニクス分野では、既存デバイスの性能限界を超えるためワイドバンドギャップ半導体素子の研究開発がさらに進み、SiC (Silicon Carbide) -MOSFET のような電力用超高速スイッチング素子が広く普及すると考えられる。従来の Si を主材料とする半導体素子と比べて SiC-MOSFET には高耐圧、高温動作、高速スイッチング、低損失駆動など従来の素子を凌駕する動作特性が期待されている。その結果、SiC-MOSFET は電力用半導体素子の主流となり、電力変換器の更なる高周波化、低損失化も加速すると考えられる⁽¹⁾。電力変換器に不可欠なヒートシンクやコンデンサ、リアクトルなどの周辺部品も小型軽量化でき、装置全体のパワー密度向上に大きく寄与する。

しかし、一般に MOSFET では低オン抵抗や大電流化に伴って各種寄生容量が増加する傾向にある。SiC 素子ではその固有物性の影響もあり、さらに寄生容量が増大することが考えられる。これにより、寄生入力容量や寄生出力容量の充放電が高速に行えなくなり、本来有しているスイッチング特性を十分に発揮することが困難になると考えられる。

高速スイッチングを実現するためには、ターンオン時間およびターンオフ時間を短縮することが求められる。ターンオン時間は寄生入力容量を高速に充電することにより短縮することが可能である。つまり、ターンオン時間はゲート駆動回路の工夫により短縮することができる⁽²⁾。一方、ターンオフ時間は寄生出力容量を充電する時間によって決定されるので、主回路における工夫が必要である。

筆者らはこれら寄生容量の高速な充放電を実現するスイッチングアシスト回路を提案しチョッパやインバータ等に適用してきた⁽³⁾⁻⁽⁵⁾。高周波電力変換器では全体の損失に対するスイッチング損の割合が大きくなる。特にインバータなどの電力変換器で軽負荷電力の場合は、デッドタイム期間中にスイッチング素子の寄生出力容量を完全に充放電できず、スイッチング素子がターンオンする際に寄生出力容量に貯まった電荷がスイッチング素子で消費され損失となる。そこで、各種寄生容量の電荷を回収する技術も必要である。従来は寄生入力容量に蓄えられている電荷を共振形ゲート駆動回路によって回収したり⁽⁶⁾、寄生出力容量やスナバに蓄えられた

電荷をソフトスイッチングや回生スナバによって回収する手法が検討されてきた⁽⁷⁾。しかし、それらの技術は dv/dt や di/dt を低くすることでスイッチング損を低減するアプローチであり、スイッチング時間としては増加するため、MHz 級の高周波電力変換器を実現することは困難である。

本稿では三相 PWM レクティブファイヤにスイッチングアシスト回路の適用を試みる。従来、コストの観点からダイオードを用いて整流していたが、力率改善と高調波電流の抑制を目的に MOSFET や IGBT を用いた PWM レクティブファイヤが見直されている。本稿で提案する手法では、主回路の入力リアクトルと並列にスイッチングアシスト回路を設け、三相 PWM レクティブファイヤの主素子たる MOSFET の寄生出力容量を高速に充電しターンオフ時間を短縮する。さらに、寄生出力容量を放電することで従来損失の原因となっていた蓄積電荷を回収することができ、それにより軽負荷電力時の効率を改善することが可能となる。ここでは、スイッチングアシスト回路を適用した三相 PWM レクティブファイヤの動作モードを検討し、シミュレーションを通じて運転特性を検証したので報告する。

2. 回路構成と動作モードの検討

Fig. 1 にスイッチングアシスト回路を適用した三相 PWM レクティブファイヤを示す。主素子のキャパシタは MOSFET の寄生出力容量を示したものである。スイッチングアシスト回路に使用する MOSFET は寄生出力容量の充放電時だけ電流が流れ、連続的には大きな負荷電流が流れないので電流容量の小さなものでよい。また、オンオフするタイミングが重要となるため、高速スイッチングが可能な入出力容量の小さなものを使用する。

このスイッチングアシスト回路は主素子の寄生出力容量の充放電をする際に使用される。ここで、主素子の寄生出力容量の充電動作と放電動作を説明する。Fig. 2 に r 相下アームの放電動作を示す。 v_{ds1} および v_{ds2} は寄生出力容量に貯まった電荷によるドレインソース間電圧を示し、 v_m は線間電源電圧である。まず、 r_1 がオンで r_2 がオフしていると仮定すると、 $v_{ds1} = 0$ 、 $v_{ds2} = v_{out}$ となる。 r_2 の寄生出力容量に電荷が蓄積しているときスイッチングアシスト回路の a_{r1} をオンすると下アームには矢印のような電流経路がつけられる。す

ると、 r_2 の寄生出力容量の電荷は v_{in} と同じ電圧になるまで電源に移動し、 $v_{ds2} = v_{out}$ から $v_{ds2} = v_{in}$ へ減少する。このように寄生出力容量に蓄えられた電荷の減少によりスイッチングアシスト回路を通してエネルギーが電源側へ回収される。また、上アームは $v_{ds1} + v_{ds2} = v_{out}$ を保つため、 $v_{ds1} = v_{out} - v_{ds2}$ となるように充電される。

次に、Fig. 3 に r 相下アームの充電動作を示す。この動作は $v_{ds2} = 0$ のときに行われる。このとき、 r_2 の寄生出力容量には電荷が蓄積されていないため、スイッチングアシスト回路の a_{r2} をオンすることにより下アームに矢印の電流を流すことで $v_{ds2} = 0$ から $v_{ds2} = v_{in}$ へ r_2 の寄生出力容量を充電する。 r_1 の寄生出力容量の電圧は v_{out} であったが、上アームは $v_{ds1} + v_{ds2} = v_{out}$ を保つために $v_{ds1} = v_{out} - v_{ds2}$ となるように放電する。この放電エネルギーは負荷へ転送される。

以上の充電動作と放電動作を使い分けるために動作モードの詳細な検討を行う。三相のうち r 相に着目すると、動作モードの決定には次の 3 条件を必要とする。

条件 1 : デッドタイム期間の利用

Fig. 4 に r 相の主素子に着目したスイッチングアシスト回路の動作タイミングを示す。 a_{r1} 、 a_{r2} を r 相のスイッチングアシスト回路とすると、デッドタイム期間中 t_{r1} 、 t_{r2} にこれらの動作が行われる。 a_{r1} 、 a_{r2} のどちらをオンするかは、主素子 MOSFET の上下アームのどちらがオンしていたかによって決まる。

条件 2 : 電源電圧による条件

本手法は電源電圧を寄生出力容量に直接接続し、その充放電を行うため、充放電の能力は電源の線間電圧の大小に大きく依存する。効率的な充放電を行うため、Fig. 5 のように電源電圧位相を 1~8 のモードに分ける。これは、各相相電圧の大小、線間電圧絶対値の大小、線間電圧の積の大小で場合分けしたものであり、1~8 のモード区分に基づきオンするスイッチングアシスト回路の相を決定する。

条件 3 : 主素子のスイッチング状態による場合分け

主素子のスイッチングパターンによってはスイッチングアシスト回路が動作できない場合が存在する。Fig. 6 (a) のように r 相のデッドタイム期間中に s_2 がオンしていれば、 s_2 を通じて r_2 の放電経路が構成される。しかし、Fig. 6 (b) のように s_2 がオフしていると電流経路が構成されず放電動作を行うことができない。Fig. 6 (c) の r_2 の充電動作は s_1 がオフしていれば充電経路が構成されるが、Fig. 6 (d) のように s_1 がオンしていると r_1 の還流ダイオードと s_1 を通る経路ができるため、充電経路を構成することができない。

以上の 3 条件から導いた r 相のスイッチングパターンを Table 1 に示す。s 相、t 相も同様にスイッチングパターンを導きシミュレーションを行った。

3. シミュレーションによる動作検証

シミュレーション条件を Table 2 に示す。Fig. 7 と Fig. 8 は従来三相 PWM レクティブファイヤと提案するスイッチング

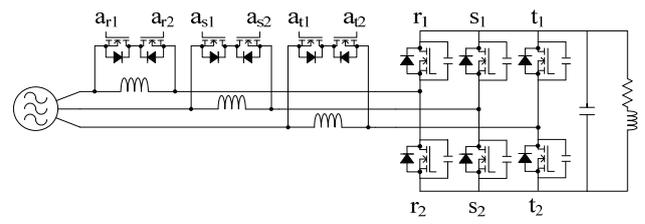


Fig. 1. Proposed PWM rectifier with auxiliary circuit.

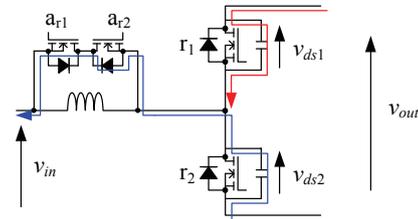


Fig. 2. Discharging operation of lower arm.

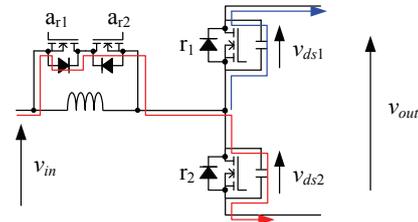


Fig. 3. Charging operation of lower arm.

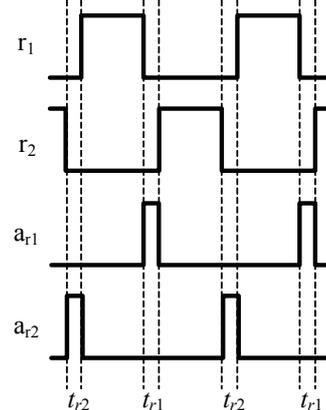


Fig. 4. Timing diagram of auxiliary circuit.

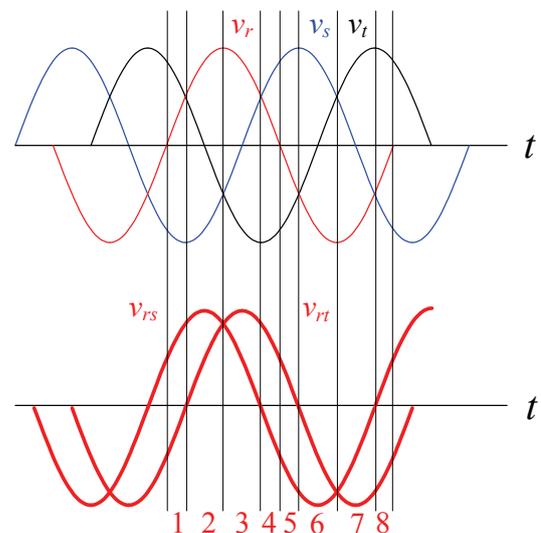


Fig. 5. Operation modes specified by power source voltages.

Table 1. r-phase switching pattern.

	主素子のスイッチング状態						相電圧の正負			線間電圧の絶対値			線間電圧の積の正負			デッドタイムの区間						スイッチングアシスト回路											
	r ₁	r ₂	S ₁	S ₂	t ₁	t ₂	v _r	v _s	v _t	v _{rs}	v _{st}	v _{tr}	v _{rs}	v _{st}	v _{tr}	t _{r1}	t _{r2}	t _{s1}	t _{s2}	t _{t1}	t _{t2}	a _{r1}	a _{r2}	a _{s1}	a _{s2}	a _{t1}	a _{t2}						
①	0	0	1	0	x	x	1	0	1	1	1	0	0	1	1	1	0	0	0	0	0	1	0	0	1	0	0	0	0	1	0	0	0
②	0	0	1	0	x	x	1	0	1	1	1	0	0	1	1	1	0	0	0	0	0	1	0	0	1	0	0	0	0	1	0	0	0
③	0	0	1	0	x	x	1	0	1	1	1	0	0	1	1	1	0	0	0	0	0	1	0	0	1	0	0	0	0	1	0	0	0
④	0	0	1	0	x	x	1	0	1	1	1	0	0	1	1	1	0	0	0	0	0	1	0	0	1	0	0	0	0	1	0	0	0
⑤	0	0	1	0	x	x	1	0	1	1	1	0	0	1	1	1	0	0	0	0	0	1	0	0	1	0	0	0	0	1	0	0	0
⑥	0	0	1	0	x	x	1	0	1	1	1	0	0	1	1	1	0	0	0	0	0	1	0	0	1	0	0	0	0	1	0	0	0
⑦	0	0	1	0	x	x	1	0	1	1	1	0	0	1	1	1	0	0	0	0	0	1	0	0	1	0	0	0	0	1	0	0	0
⑧	0	0	1	0	x	x	1	0	1	1	1	0	0	1	1	1	0	0	0	0	0	1	0	0	1	0	0	0	0	1	0	0	0

アシスト回路を適用した三相 PWM レクティブファイヤにおける軽負荷電力時と重負荷電力時の三相入力電力波形を示したものである。

Fig. 7 から従来回路では、正弦波電源電圧に対して正弦波状の三相平衡電流が流れているため入力電力波形は直流になっていることがわかる。これに対し、スイッチングアシスト回路を適用した場合は高周波の入力電力脈動が見られる。スイッチングアシスト回路は主素子と同等の周波数で動作させるので、電源には寄生出力容量を充放電する短絡電流の流入と流出が高周波で繰り返される。その結果、入力電力は脈動した波形となる。

従来回路と提案回路の定常的な効率特性を Fig. 9 に示す。同図より軽負荷電力時に大幅な効率改善がみられるが、重負荷電力時には逆に悪化した。これは、負荷電流の大きさによるものと考えられる。重負荷電力時には主回路内の電流が大きく、スイッチングアシスト回路を動作させることによる効率改善よりもそれを使用することで生じる損失が大きくなるからである。一方、軽負荷電力時は、主回路内の電流が小さく寄生出力容量を充放電する電流が少ない。そのため従来回路ではデッドタイム期間中に寄生出力容量の充放電を十分に行うことができず、各アームに大きな短絡電流が流れる。スイッチングアシスト回路を動作させることで高速に充放電を行うことが可能であり、従来、損失となっていた蓄積電荷を負荷や電源に移動させることができるので効率を改善することができる。

4. まとめ

本稿ではスイッチングアシスト回路を用いた三相 PWM レクティブファイヤの効率改善を検討した。軽負荷電力時には約 14 pt の効率改善を達成し、重負荷電力時には約 1 pt 効率が悪化した。これは重負荷電力時にはスイッチングアシスト回路による効率改善より同回路の損失が大きくなることを示している。したがって、重負荷領域では補助回路を使わないことで従来と同等の効率を期待できる。

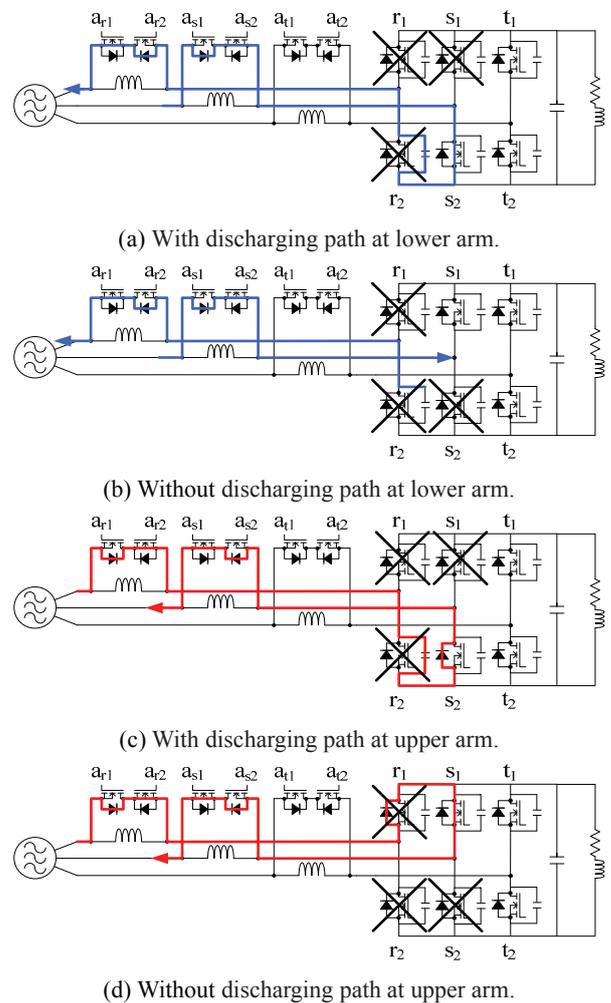
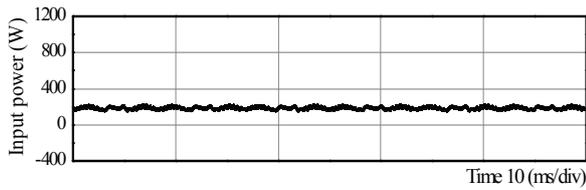


Fig. 6. Charging and discharging current paths.

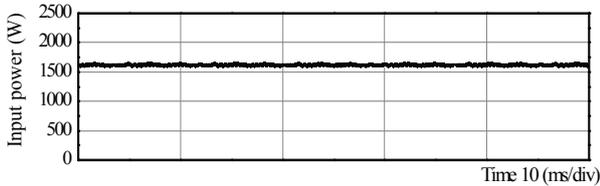
今後は実機三相 PWM レクティブファイヤにスイッチングアシスト回路を適用し、効率改善効果を検証する所存である。

文献

(1) 高橋 勲:「SiC 素子を用いた近未来電力変換器とその応用」, 平成 13 年電気学会産業応用部門大会, Vol. 1, pp. 279-284 (2001)



(a) Under light-load power condition.

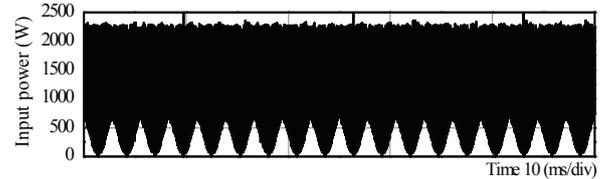


(b) Under heavy-load power condition.

Fig. 7. Input power waveforms of conventional three-phase PWM rectifier.



(a) Under light-load power condition.



(b) Under heavy-load power condition.

Fig. 8. Input power waveforms of three-phase PWM rectifier with proposed switching assist circuit.

- (2) T. Noguchi, S. Yajima and H. Komatsu : “Development of Gate Drive Circuit for Next-Generation Ultra High-Speed Switching Devices”, IEEJ Trans., Vol. 129-D, No. 1, pp. 46-52 (2009) (in Japanese)
野口季彦・矢島哲志・小松宏禎：「次世代超高速スイッチング素子ゲート駆動回路の開発」, 電学論 D, Vol.129, No.1, pp.46-52 (2009)
- (3) 餅川宏・小山建夫：「小型・低損失インバータを実現する新回路技術」, 東芝レビュー2006 vol. 61, No. 11, pp. 32-35 (2006)
- (4) T. Noguchi and T. Mizuno: “High-Speed Switching Method of MOSFET Using Auxiliary Circuit Shorting Load: Application and Operation Characteristics of High-Frequency Half-Bridge Inverter”, IEEJ Trans., Vol. 132-D, No. 11, pp. 1080-1081 (2012) (in Japanese)
野口季彦・水野知博：「負荷短絡補助回路を用いた MOSFET の高速スイッチング法 —高周波ハーフブリッジインバータへの適用と運転特性—」, 電学論 D, Vol. 132, No. 11, pp. 1080-1081 (2012)
- (5) M.Murata and T.Noguchi: “Switching Loss Reduction by Means of High-Speed Charging and Discharging of MOSFET’s Parasitic Capacitor,” Technical Meeting on Power Engineering, Power System Engineering, and Semiconductor Power Converter, PE-15-042, PSE-15-064, SPC-15-095 (2015) (in Japan) 村田宗洋・野口敏彦：「ゲートドライブ電源を利用した MOSFET スwitchングアシスト回路の設計法」, 電力技術・電力系統技術・半導体電力変換合同研究会資料, PE-15-042, PSE-15-064, SPC-15-095 (2015)
- (6) R.W. De Doncker and J.P. Lyons : “The Auxiliary Resonant Commutated Pole Converter,” Conf. Rec. IEEE-IAS Annual Meeting, Vol. 2, pp. 1228-1235 (1990)
- (7) M. Ishigaki and H. Fujita: “A Resonant Gate-Drive Circuit Capable of High-Frequency and High-Efficiency

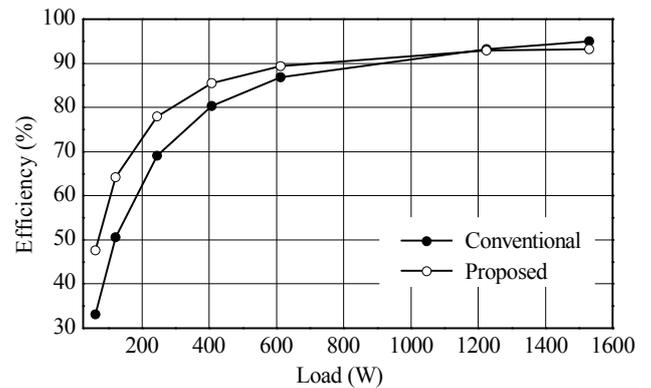


Fig. 9. Load-efficiency characteristic.

Table 2. Simulation conditions.

Power source voltage and frequency	200 V
	60 Hz
Carrier frequency	100 kHz
Dead time	500 ns
Assist MOSFET R_{on}	0.01 Ω
Main MOSFET R_{on}	0.088 Ω
Parasitic output capacitor	2000 pF
Time step	50 ns

Operation,” IEEJ Trans, Vol. 127-D, No. 10, pp. 1090-1096 (2007) (in Japanese)

石垣将紀・藤田英明：「低損失・高周波動作可能な MOSFET 用共振形ゲートドライブ回路」, 電学論 D, Vol. 127, No. 10, pp. 1090-1096 (2007)